

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-251588

(43)Date of publication of application : 27.09.1996

(51)Int.Cl.

H04N	7/30
H03M	7/30
H04N	1/41

(21)Application number : 07-049616

(71)Applicant : MATSUSHITA ELECTRIC IND CO
LTD

(22)Date of filing : 09.03.1995

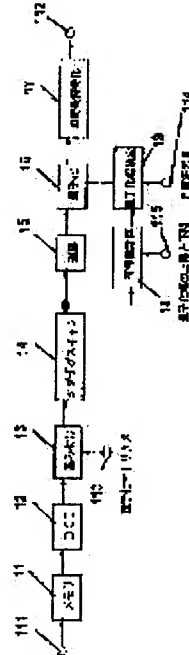
(72)Inventor : KIKUCHI YASUHIRO

(54) IMAGE ENCODING DEVICE AND IMAGE ENCODING DECODING DEVICE

(57)Abstract:

PURPOSE: To control a code amount by a small-scale circuit by finding a category and a run when a DCT coefficient outputted by a DCT circuit is linearly quantized with quantization width.

CONSTITUTION: A quantizing circuit 16 linearly quantizes the DCT (discrete cosine conversion) coefficient outputted from a delay circuit 15. A variable length encoding circuit 17 encodes the DCT coefficient, quantized by the quantizing circuit 16, with variable length and outputs the result. Then a code amount calculating circuit 18 finds the relation between the quantization width and code amount within a given range. Further, a quantization width determining circuit 19 determines quantization width corresponding to a given target code amount. Namely, the code amount calculating circuit 18 finds the category and run from the relation between the value of the DCT coefficient and the category that the value obtained by linearly quantizing the DCT coefficient belongs to and the quantization width and the relation between the value of the DCT coefficient and the quantization width which is not zero when the DCT coefficient is linearly quantized, thereby finding the relation between the quantization width and code amount.



LEGAL STATUS

[Date of request for examination] 26.07.1999

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3125615

[Date of registration] 02.11.2000

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-251588

(43) 公開日 平成8年(1996)9月27日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 N 7/30			H 0 4 N 7/133	Z
H 0 3 M 7/30		9382-5K	H 0 3 M 7/30	A
H 0 4 N 1/41			H 0 4 N 1/41	B

審査請求 未請求 請求項の数 8 O L (全 18 頁)

(21) 出願番号 特願平7-49616

(22) 出願日 平成7年(1995)3月9日

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 菊池 康弘

神奈川県川崎市多摩区東三田3丁目10番1号 松下技研株式会社内

(74) 代理人 弁理士 滝本 智之 (外1名)

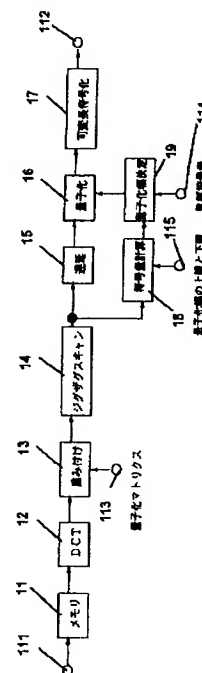
(54) 【発明の名称】 画像符号化装置及び画像符号化復号装置

(57) 【要約】

【目的】 本発明は、画像の蓄積、伝送などに使用する画像符号化復号装置に関するものである。DCT係数の値とそのDCT係数を線形量子化した値が属するカテゴリと量子化幅との関係などを利用してカテゴリとランを求めることにより、量子化幅と符号量との関係を求め、符号量を制御する。

【構成】 符号量計算回路18は、DCT係数を量子化幅Sで量子化したときのカテゴリとランを求めることにより、量子化幅と符号量との関係を求める。

【効果】 DCT係数を実際に量子化することなく最適な量子化幅を決定することができるので、小規模な回路で符号量を制御することができる。



1

【特許請求の範囲】

【請求項 1】 画像データを蓄積し、 $M \times N$ (M 、 N は自然数) 画素のブロック毎に出力するメモリと、前記メモリ画像データを離散コサイン変換して DCT 係数を出力する DCT 回路と、前記 DCT 係数を 1 フレーム分遅延させる遅延回路と、前記遅延回路が出力した DCT 係数を量子化幅決定回路で決定された量子化幅を用いて線形量子化する量子化回路と、前記量子化回路で量子化された DCT 係数をジグザグスキャン順に可変長符号化して出力する可変長符号化回路と、前記 DCT 回路が出力した DCT 係数、前記 DCT 係数を線形量子化した値が属するカテゴリ並びに量子化幅との関係、及び前記 DCT 係数並びに前記 DCT 係数を線形量子化したときに非ゼロとなる量子化幅との関係から、前記 DCT 回路が出力した DCT 係数を量子化幅 S で線形量子化したときのカテゴリ及びジグザグスキャン順における非ゼロ係数と非ゼロ係数との間のゼロの個数であるランを求め、前記カテゴリ及びランの組み合わせを可変長符号化したときのビット数を計算し、予め与えられた範囲で量子化幅と符号量との関係を求める符号量計算回路と、前記符号量計算回路で求められた量子化幅と符号量との関係、及び

予め与えられた目標符号量により量子化幅を決定する量子化幅決定回路を具備する画像符号化装置。

【請求項 2】 符号量計算回路は、DCT 回路が出力した DCT 係数、前記 DCT 係数を線形量子化した値が属するカテゴリ並びに量子化幅との関係、及び前記 DCT 係数並びに前記 DCT 係数を線形量子化したときに非ゼロとなる量子化幅との関係から、前記 DCT 係数を量子化幅 S で線形量子化したときのカテゴリ及びジグザグスキャン順における非ゼロ係数と非ゼロ係数との間のゼロ

の個数であるランを求め、前記カテゴリ及び前記ランが予め与えられたそれぞれの上限値であるカテゴリ上限値及びラン上限値を越える場合には前記カテゴリ及び前記ランの値をそれぞれ前記カテゴリ上限値及び前記ラン上限値に置き換え、前記カテゴリ及びランの組み合わせを可変長符号化したときのビット数を計算し、予め与えられた範囲で量子化幅と符号量との関係を求めるものである請求項 1 記載の画像符号化装置。

【請求項 3】 目標符号量によって量子化幅の範囲を設定する設定回路を具備し、符号量計算回路は、DCT 回路が出力した DCT 係数、前記 DCT 係数を線形量子化した値が属するカテゴリ並びに量子化幅との関係、及び前記 DCT 係数並びに前記 DCT 係数を線形量子化したときに非ゼロとなる量子化幅との関係から、前記 DCT 係数を量子化幅 S で線形量子化したときのカテゴリ及びジグザグスキャン順における非ゼロ係数と非ゼロ係数との間のゼロの個数であるランを求め、前記カテゴリ及び前記ランが予め与えられたそれぞれの上限値であるカテゴリ上限値及びラン上限値を越える場合には前記カテゴリ及び前記ランの値をそれぞれ前記カテゴリ上限値及び

2

前記ラン上限値に置き換え、前記カテゴリ及びランの組み合わせを可変長符号化したときのビット数を計算し、前記設定回路で設定された範囲で量子化幅と符号量との関係を求めるものである請求項 1 記載の画像符号化装置。

【請求項 4】 符号量計算回路は、DCT 回路が出力した DCT 係数、前記 DCT 係数を線形量子化した値が属するカテゴリ並びに量子化幅との関係、及び前記 DCT 係数並びに前記 DCT 係数を線形量子化したときに非ゼロとなる量子化幅との関係から、前記 DCT 係数を量子化幅 S で線形量子化したときのカテゴリ及びジグザグスキャン順における非ゼロ係数と非ゼロ係数との間のゼロの個数であるランを求め、前記カテゴリ及び前記ランが予め与えられたそれぞれの上限値であるカテゴリ上限値及びラン上限値を越える場合には前記カテゴリ及び前記ランの値をそれぞれ前記カテゴリ上限値及び前記ラン上限値に置き換え、前記カテゴリ及びランの組み合わせを可変長符号化したときのビット数を計算し、設定回路で設定された範囲で量子化幅並びにフレーム全体の符号量との関係及び前記量子化幅並びに各ブロックの符号量との関係を求めるものであり、前記符号量計算回路で求められた量子化幅並びに前記フレーム全体の符号量との関係、前記符号量計算回路で求められた量子化幅並びに各ブロックの符号量との関係及び目標符号量によりブロック毎に符号量配分値 $A(m)$ を求める符号量配分回路と、可変長符号化回路が出力した符号のビット数をカウントし、ブロック毎に符号量 $X(m)$ を出力するカウンタと、前記符号量配分値 $A(m)$ と前記符号量 $X(m)$ をブロック毎に比較し、前記 $X(m)$ が前記 $A(m)$ に達することにより前記ブロックの符号化動作を停止させる比較回路を具備する請求項 3 記載の画像符号化装置。

【請求項 5】 画像データを蓄積し、 $M \times N$ (M 、 N は自然数) 画素のブロック毎に出力するメモリと、前記メモリ画像データを離散コサイン変換して DCT 係数を出力する DCT 回路と、前記 DCT 係数を 1 フレーム分遅延させる遅延回路と、前記遅延回路が出力した DCT 係数を量子化幅決定回路で決定された量子化幅を用いて線形量子化する量子化回路と、前記量子化回路で量子化された DCT 係数をジグザグスキャン順に可変長符号化して出力する可変長符号化回路と、前記 DCT 回路が出力した DCT 係数、前記 DCT 係数を線形量子化した値が属するカテゴリ並びに量子化幅との関係、及び前記 DCT 係数並びに前記 DCT 係数を線形量子化したときに非ゼロとなる量子化幅との関係から、前記 DCT 回路が出力した DCT 係数を量子化幅 S で線形量子化したときのカテゴリ及びジグザグスキャン順における非ゼロ係数と非ゼロ係数との間のゼロの個数であるランを求め、前記カテゴリ及びランの組み合わせを可変長符号化したときのビット数を計算し、予め与えられた範囲で量子化幅と符号量との関係を求める符号量計算回路と、前記符号量

3

計算回路で求められた量子化幅と符号量との関係、及び予め与えられた目標符号量により量子化幅を決定する量子化幅決定回路と、前記可変長符号化回路が出力した符号を復号する復号回路と、前記復号回路からの出力を逆量子化する逆量子化回路と、前記逆量子化回路からの出力を逆離散コサイン変換する逆DCT回路とを具備する画像符号化復号装置。

【請求項6】 画像データを蓄積し、 $M \times N$ (M 、 N は自然数) 画素のブロック毎に出力するメモリと、前記メモリ画像データを離散コサイン変換してDCT係数を出力するDCT回路と、前記DCT係数を1フレーム分遅延させる遅延回路と、前記遅延回路が出力したDCT係数を量子化幅決定回路で決定された量子化幅を用いて線形量子化する量子化回路と、前記量子化回路で量子化されたDCT係数をジグザグスキャン順に可変長符号化して出力する可変長符号化回路と、前記DCT回路が出力したDCT係数、前記DCT係数を線形量子化した値が属するカテゴリ並びに量子化幅との関係、及び前記DCT係数並びに前記DCT係数を線形量子化したときに非ゼロとなる量子化幅との関係から、前記DCT係数を量子化幅 S で線形量子化したときのカテゴリ及びジグザグスキャン順における非ゼロ係数と非ゼロ係数との間のゼロの個数であるランを求め、前記カテゴリ及び前記ランが予め与えられたそれぞれの上限値であるカテゴリ上限値及びラン上限値を越える場合には前記カテゴリ及び前記ランの値をそれぞれ前記カテゴリ上限値及び前記ラン上限値に置き換え、前記カテゴリ及びランの組み合わせを可変長符号化したときのビット数を計算し、予め与えられた範囲で量子化幅と符号量との関係を求める符号量計算回路と、前記符号量計算回路で求められた量子化幅と符号量との関係、及び予め与えられた目標符号量により量子化幅を決定する量子化幅決定回路と、前記可変長符号化回路が出力した符号を復号する復号回路と、前記復号回路からの出力を逆量子化する逆量子化回路と、前記逆量子化回路からの出力を逆離散コサイン変換する逆DCT回路とを具備する画像符号化復号装置。

【請求項7】 画像データを蓄積し、 $M \times N$ (M 、 N は自然数) 画素のブロック毎に出力するメモリと、前記メモリ画像データを離散コサイン変換してDCT係数を出力するDCT回路と、前記DCT係数を1フレーム分遅延させる遅延回路と、前記遅延回路が出力したDCT係数を量子化幅決定回路で決定された量子化幅を用いて線形量子化する量子化回路と、前記量子化回路で量子化されたDCT係数をジグザグスキャン順に可変長符号化して出力する可変長符号化回路と、予め与えられた目標符号量によって量子化幅の範囲を設定する設定回路と、前記DCT回路が出力したDCT係数、前記DCT係数を線形量子化した値が属するカテゴリ並びに量子化幅との関係、及び前記DCT係数並びに前記DCT係数を線形量子化したときに非ゼロとなる量子化幅との関係から、

4

前記DCT係数を量子化幅 S で線形量子化したときのカテゴリ及びジグザグスキャン順における非ゼロ係数と非ゼロ係数との間のゼロの個数であるランを求め、前記カテゴリ及び前記ランが予め与えられたそれぞれの上限値であるカテゴリ上限値及びラン上限値を越える場合には前記カテゴリ及び前記ランの値をそれぞれ前記カテゴリ上限値及び前記ラン上限値に置き換え、前記カテゴリ及びランの組み合わせを可変長符号化したときのビット数を計算し、前記設定回路で設定された範囲で量子化幅と符号量との関係を求める符号量計算回路と、前記符号量計算回路で求められた量子化幅と符号量との関係、及び前記目標符号量により量子化幅を決定する量子化幅決定回路と、前記可変長符号化回路が出力した符号を復号する復号回路と、前記復号回路からの出力を逆量子化する逆量子化回路と、前記逆量子化回路からの出力を逆離散コサイン変換する逆DCT回路とを具備する画像符号化復号装置。

【請求項8】 画像データを蓄積し、 $M \times N$ (M 、 N は自然数) 画素のブロック毎に出力するメモリと、前記メモリ画像データを離散コサイン変換してDCT係数を出力するDCT回路と、前記DCT係数を1フレーム分遅延させる遅延回路と、前記遅延回路が出力したDCT係数を量子化幅決定回路で決定された量子化幅を用いて線形量子化する量子化回路と、前記量子化回路で量子化されたDCT係数をジグザグスキャン順に可変長符号化して出力する可変長符号化回路と、予め与えられた目標符号量によって量子化幅の範囲を設定する設定回路と、前記DCT回路が出力したDCT係数、前記DCT係数を線形量子化した値が属するカテゴリ並びに量子化幅との関係、及び前記DCT係数並びに前記DCT係数を線形量子化したときに非ゼロとなる量子化幅との関係から、前記DCT係数を量子化幅 S で線形量子化したときのカテゴリ及びジグザグスキャン順における非ゼロ係数と非ゼロ係数との間のゼロの個数であるランを求め、前記カテゴリ及び前記ランが予め与えられたそれぞれの上限値であるカテゴリ上限値及びラン上限値を越える場合には前記カテゴリ及び前記ランの値をそれぞれ前記カテゴリ上限値及び前記ラン上限値に置き換え、前記カテゴリ及びランの組み合わせを可変長符号化したときのビット数を計算し、前記設定回路で設定された範囲で量子化幅並びにフレーム全体の符号量との関係及び前記量子化幅並びに各ブロックの符号量との関係を求める符号量計算回路と、前記符号量計算回路で求められた量子化幅と符号量との関係、及び予め与えられた目標符号量により量子化幅を決定する量子化幅決定回路と、前記符号量計算回路で求められた量子化幅並びに前記フレーム全体の符号量との関係、前記符号量計算回路で求められた量子化幅並びに各ブロックの符号量との関係及び目標符号量によりブロック毎に符号量配分値 $A(m)$ を求める符号量配分回路と、可変長符号化回路が出力した符号のビット数を

5

カウントし、ブロック毎に符号量 $X(m)$ を出力するカウンタと、前記符号量配分値 $A(m)$ と前記符号量 $X(m)$ をブロック毎に比較し、前記 $X(m)$ が前記 $A(m)$ に達することにより前記ブロックの符号化動作を停止させる比較回路と、前記可変長符号化回路が出力した符号を復号する復号回路と、前記復号回路からの出力を逆量子化する逆量子化回路と、前記逆量子化回路からの出力を逆離散コサイン変換する逆DCT回路とを具備する画像符号化復号装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、動画像の蓄積や伝送などに使用する画像符号化装置及び画像符号化復号装置に関するものである。

【0002】

【従来の技術】動画像の蓄積や伝送を行う場合、メモリの容量や伝送時間が規定されるので、一定時間あるいは各フレームの符号量を一定に制御する機能を備えた画像符号化復号装置が必要となる。このような画像符号化復号装置は、例えば特開平4-233373号公報に記載されている方式で実現することができる。図12はこの方式の要部である符号化部のブロック結線図である。図12において、1001は1フレーム分の画像データを遅延させる遅延回路である。1002、1003、1004は符号化回路であり、ADCT方式により画像データを符号化する。1005は符号化回路1004で用いるスケールファクタを求める演算回路である。ここで、ADCT方式は代表的な画像符号化方式であり、図13にそのブロック結線図を示す。

【0003】以下、図13を用いてADCT方式を説明する。DCT回路1101は、端子1111から 8×8 画素のブロック単位で画像データを入力し、DCT（離散コサイン変換）してDCT係数を出力する。乗算器1104は、端子1113から与えられた量子化マトリクス $q(u, v)$ に端子1114から与えられたスケールファクタ S をかけて $Q(u, v)$ を求める。量子化回路1102は、乗算器1104で求められた $Q(u, v)$ を用いて、DCT回路1101から出力されたDCT係数を線形量子化する。可変長符号化回路1103は、量子化回路1102で量子化されたDCT係数を可変長符号化し、端子1112から出力する。

【0004】以下、図12を用いて従来の画像符号化復号装置の要部である符号化部の動作を説明する。端子1011から入力された画像データは符号化回路1002でADCT方式により符号化される。このとき、符号化回路1002は端子1013から与えられたスケールファクタ $Q1$ を用いて符号化し、その結果得られた符号量 $B1$ を演算回路1005に出力する。同様に、符号化回路1003は端子1014から与えられたスケールファクタ $Q2$ を用いて符号化し、その結果得られた符号量 $B2$

6

を演算回路1005に出力する。

【0005】演算回路1005は、 $(Q1, B1)$ 、 $(Q2, B2)$ の2点を結ぶ直線でスケールファクタと符号量との関係を近似し、その直線の式によって端子1015から与えられた目標符号量 $B0$ に対応するスケールファクタ $Q0$ を求める。符号化回路1004は、演算回路1005で求められたスケールファクタ $Q0$ を用いて遅延回路1001で1フレーム遅延された画像データを符号化する。以上のように、与えられたスケールファクタを用いて画像データを符号化することにより符号量を求め、スケールファクタと符号量の関係を一次近似して目標符号量に対応するスケールファクタを求めることによって符号量を制御することができる。

【0006】なお、符号化回路の数を増やせば、スケールファクタ $Q0$ を用いて符号化したときの符号量をさらに $B0$ に近付けることができる。すなわち、 $Q1 \sim QN$

(N は2より大きい整数)のスケールファクタで符号化して符号量 $B1 \sim BN$ を求め、 $Bn \leq B0 \leq Bn+1$ となる2点 (Qn, Bn) 、 $(Qn+1, Bn+1)$ を結ぶ直線でスケールファクタと符号量との関係を近似する。その直線の式から目標符号量 $B0$ に対応するスケールファクタ $Q0$ を求める。このように、多数のスケールファクタに対応する符号量を求めれば、符号量が目標符号量に近い2点を結ぶ直線でスケールファクタと符号量との関係を近似することができるので、精度を向上させることができる。

【0007】

【発明が解決しようとする課題】しかしながら上記のような構成で符号量を制御するためには、複数の符号化回路が必要となる。各符号化回路はDCT回路、量子化回路、及び可変長符号化回路によって構成され、精度良く符号量を制御するためには符号化回路の個数を増やさなければならないので、回路規模が大きくなってしまう。

【0008】本発明は上記従来の課題を解決するものであり、小規模な回路で符号量が制御できる画像符号化装置及び画像符号化復号装置を提供することを目的とする。

【0009】

【課題を解決するための手段】上記の目的を達成するため、本発明の画像符号化装置及び画像符号化復号装置は、画像データを蓄積し、 $M \times N$ (M, N は自然数)画素のブロック毎に出力するメモリと、メモリが出力した画像データをDCT（離散コサイン変換）してDCT係数を出力するDCT回路と、DCT回路が出力したDCT係数を1フレーム分遅延させる遅延回路と、遅延回路が出力したDCT係数を量子化幅決定回路で決定された量子化幅を用いて線形量子化する量子化回路と、量子化回路で量子化されたDCT係数をジグザグスキャン順に可変長符号化して出力する可変長符号化回路と、DCT回路が出力したDCT係数の値とそのDCT係数を線形量子化した値が属するカテゴリと量子化幅との関係、及

7

びDCT回路が出力したDCT係数の値とそのDCT係数を線形量子化したときに非ゼロとなる量子化幅との関係から、DCT回路が出力したDCT係数を量子化幅Sで線形量子化したときのカテゴリとラン（ジグザグスキャン順における非ゼロ係数と非ゼロ係数との間の個数）を求め、そのカテゴリとランの組み合わせを可変長符号化したときのビット数を計算し、与えられた範囲で量子化幅と符号量との関係を求める符号量計算回路と、符号量計算回路で求められた量子化幅と符号量との関係、及び与えられた目標符号量により量子化幅を決定する量子化幅決定回路を備える。

【0010】

【作用】DCT回路が出力したDCT係数の値とそのDCT係数を線形量子化した値が属するカテゴリと量子化幅との関係、及びDCT回路が出力したDCT係数の値とそのDCT係数を線形量子化したときに非ゼロとなる量子化幅との関係を求めれば、DCT回路が出力したDCT係数を量子化幅Sで線形量子化したときのカテゴリとラン（ジグザグスキャン順における非ゼロ係数と非ゼロ係数との間の個数）を求めることができるので、そのカテゴリとランの組み合わせを可変長符号化したときのビット数を求めることができる。したがって、複数の符号化回路を用いずに量子化幅と符号量との関係を求めることができる。したがって、小規模な回路で符号量が制御できる。

【0011】

【実施例】

（実施例1）図1は、本発明第1の実施例における画像符号化装置のブロック結線図である。11はメモリであり、画像データを蓄積し、8×8画素のブロック毎に出力する。12はDCT回路であり、画像データをブロック毎にDCT（離散コサイン変換）し、DCT係数を出力する。13は重み付け回路であり、与えられた量子化マトリクスでDCT係数を重み付けする。14はジグザグスキャン回路であり、重み付け回路13で重み付けされたDCT係数をジグザグスキャン順で出力する。15は遅延回路であり、ジグザグスキャン回路14から出力されたDCT係数を1フレーム遅延させる。16は量子化回路であり、遅延回路15から出力されたDCT係数を線形量子化する。17は可変長符号化回路であり、量子化回路16で量子化されたDCT係数を可変長符号化して出力する。18は符号量計算回路であり、与えられた範囲で量子化幅と符号量との関係を求める。19は量子化幅決定回路であり、与えられた目標符号量に対応する量子化幅を決定する。

【0012】以下、図1を用いて本発明第1の実施例における画像符号化装置の動作を説明する。メモリ11は、端子111から入力した画像データを蓄積し、8×8画素のブロック毎に出力する。DCT回路12は、メモリ11がブロック毎に出力した画像データをDCT

8

し、DCT係数を出力する。重み付け回路13は、端子113から与えられた量子化マトリクス $q(u, v)$ を用いてDCT回路12が出力したDCT係数 $f(u, v)$ を（数1）により重み付けする。量子化マトリクス $q(u, v)$ の例を（表1）に示す。

【0013】

【数1】

$$W(u, v) = F(u, v) / q(u, v)$$

【0014】

【表1】

16	11	10	16	24	40	51	61
12	12	14	19	26	58	60	55
14	13	16	24	40	57	69	56
14	17	22	29	51	87	80	62
18	22	37	56	68	109	103	77
24	35	55	64	81	104	113	92
49	64	78	87	103	121	120	101
72	92	95	98	112	100	103	99

ジグザグスキャン回路14は、重み付け回路13で重み付けされたDCT係数 $W(u, v)$ を（表2）に示すジグザグスキャン順に並べ変える。並べ変えられたDCT係数 $Z(i)$ は、遅延回路15で1フレーム遅延され、量子化回路16に出力される。

【0015】

【表2】

0	1	5	6	14	15	27	28
2	4	7	13	16	26	29	42
3	8	12	17	25	30	41	43
9	11	18	24	31	40	44	53
10	19	23	32	39	45	52	54
20	22	33	38	46	51	55	60
21	34	37	47	50	56	59	61
35	36	48	49	57	58	62	63

量子化回路16は、量子化幅決定回路19が決定した量子化幅Sを用いて遅延回路15が出力したDCT係数 $Z(i)$ を（数2）により線形量子化する。（数2）において $\text{round}()$ は小数点以下第一位を四捨五入することを意味する。

【0016】

【数2】

$$C(i) = \text{round}(Z(i)/S)$$

可変長符号化回路17は、量子化回路16で量子化されたDCT係数 $C(i)$ を次のように可変長符号化する。DC（直流）係数 $C(0)$ の場合、前のブロックのDC係数との

10

20

30

40

50

9

差をとってDC差分が求められる。(表3)からそのDC差分が属するカテゴリLが求められ、Lがハフマン符号化される。さらにそのDC差分を表す符号がつけ加えられ、端子112から出力される。交流(AC)係数C(1)~C(63)の場合は、ゼロ以外の係数(非ゼロ係数)がジグザグスキャン順で次のように符号化される。まず、非ゼロ係数が属するカテゴリLが(表4)から求められる。次に、その非ゼロ係数と直前の非ゼロ係数との間のゼロの個数(ラン)Rが求められる。このようにして求められたカテゴリLとランRの組み合わせがハフマン符号化される。さらにその非ゼロ係数を表す符号がつけ加えられ、端子112から出力される。

【0017】

【表3】

カテゴリ	DC差分値
0	0
1	-1, 1
2	-3, -2, 2, 3
3	-7 ~ -4, 4 ~ 7
4	-15 ~ -8, 8 ~ 15
5	-31 ~ -16, 16 ~ 31
6	-63 ~ -32, 32 ~ 63
7	-127 ~ -64, 64 ~ 127
8	-255 ~ -128, 128 ~ 255
9	-511 ~ -256, 256 ~ 511
10	-1023 ~ -512, 512 ~ 1023
11	-2047 ~ -1024, 1024 ~ 2047

【0018】

【表4】

カテゴリ	AC係数
1	-1, 1
2	-3, -2, 2, 3
3	-7 ~ -4, 4 ~ 7
4	-15 ~ -8, 8 ~ 15
5	-31 ~ -16, 16 ~ 31
6	-63 ~ -32, 32 ~ 63
7	-127 ~ -64, 64 ~ 127
8	-255 ~ -128, 128 ~ 255
9	-511 ~ -256, 256 ~ 511
10	-1023 ~ -512, 512 ~ 1023

$$2 \times |Zdiff| / (2^{i-1} - 1) < S \leq 2 \times |Zdiff| / (2^{i-1})$$

同様に、量子化されたAC係数C(i) (1 ≤ i ≤ 63) が 50 ゼロでなければ、C(i)のカテゴリは(表4)から求めら

10

図2は、量子化幅S1~SNでフレーム全体のDCT係数を線形量子化し、可変長符号化したときの符号量B1~BNと量子化幅S1~SNの関係を示す。このように量子化幅と符号量との関係を求めれば、目標符号量Tに対応する量子化幅Snを決定して符号量を制御することができる。ここで、線形量子化を(数2)で行うと全てのDCT係数をそれぞれの量子化幅で割り算しなければならない。しかし、このように多数の割り算を行わなくてもそれぞれの量子化幅に対応する符号量を求めることができる。すなわち、量子化されたDC係数C(0)と前のブロックの量子化されたDC係数との差分値DCdiffのカテゴリは(表3)から求められるので、(数3)を満たすときDCdiffのカテゴリがLとなる。また、ジグザグスキャン回路14から出力されたDC係数Z(0)は、量子化回路16で(数2)により線形量子化される。したがって、ジグザグスキャン回路14から出力されたDC係数Z(0)とジグザグスキャン回路14から出力された前のブロックのDC係数との差分値をZdiffとすると、DCdiffのカテゴリがLとなる量子化幅Sの範囲を(数4)から得ることができる。

【0019】

【数3】

$$2^{i-1} \leq |DCdiff| < 2^i$$

【0020】

【数4】

11

れるので、(数5)を満たすときC(i)のカテゴリがLとなる。また、ジグザグスキャン回路14から出力されたAC係数Z(i)も量子化回路16で(数2)により線形量子化される。したがって、量子化されたAC係数C(i)のカテゴリがLとなる量子化幅Sの範囲は(数6)から得られる。

$$2 \times |Z(i)| / (2^{i-1} - 1) < S \leq 2 \times |Z(i)| / (2^i - 1)$$

また(数6)より、(数7)を満たすSでZ(i)を線形量子化したとき、C(i)は非ゼロとなる。よって、Sで量子化されたC(i)が非ゼロのとき、Z(i) ~ Z(i-1)の中でジグザグスキャンの番号がiに最も近く、かつ(数7)を満たすものをZ(j)とすると、ランRは(数8)により求められる。

【0023】

【数7】

$$2 \times |Z(i)| \geq S$$

【0024】

【数8】

$$R = i - j - 1$$

このように、ジグザグスキャン回路14から出力されたDCT係数を量子化幅Sで量子化したときのカテゴリとランを求めることができる。さらに、このカテゴリとランの値により、そのDCT係数を量子化幅Sで量子化したときのビット数を求めることができる。

【0025】それぞれのDCT係数の量子化幅とビット数との関係Bp(S)は、図3に示す処理によって求めることができる。ここで、初期化(図3のステップ311)は図4にしたがって行う。図4において、i=0の場合、現ブロックのDCT係数Z(0)と前ブロックのDCT係数Zdcとの差分Zdiffを求め、Y(0)を求める(図4のステップ411~414)。次にカテゴリLの値を0としてカテゴリが1となる量子化幅の最大値をStにセットする(ステップ416~417)。St ≥ Smaxの場合(ステップ418)には、Smaxで量子化したときのカテゴリの値をLにセットし、カテゴリがL+1となる量子化幅の最大値をStにセットする(ステップ419~420)。量子化幅の値SはSmaxとする(ステップ421)。Smaxは端子115から与えられた量子化幅の上限である。i≠0の場合(ステップ411)は、AC係数Z(i)によってY(i)を求める(ステップ415)。AC係数を量子化してゼロになるときは符号化されないもので、カテゴリLの値を1としてカテゴリが2となる量子化幅の最大値をStにセットする(ステップ423~424)。Y(i) < Smaxのとき(ステップ425)はSmaxで量子化したときにゼロになるので、カテゴリLが1となる量子化幅の最大値をSとする(ステップ426)。trunc()は、小数点以下を切り捨てることを意味する。Y(i) ≥ SmaxのときはSmaxで量子化したときにゼロにならないので、i=0の時と同様に、St ≥ Smaxの場合(ステップ418)には、Smaxで量子化したときのカ

12

*【0021】

【数5】

$$2^{i-1} \leq |C(i)| < 2^i$$

【0022】

【数6】

テゴリの値をLにセットし、カテゴリがL+1となる量子化幅の最大値をStにセットする(ステップ419~420)。量子化幅の値SはSmaxとする(ステップ421)。以上が図3における初期化(図3のステップ311)の処理である。

【0026】次に、図3においてS ≥ Sminの場合(ステップ312)には、S ≤ StのときカテゴリLの値を1増やし、カテゴリがL+1となる量子化幅の最大値をStにセットする(ステップ313~315)。Sminは、端子115から与えられた量子化幅の下限である。以上の処理によってDCT係数を量子化幅Sで量子化したときのカテゴリLが求められる。i=0の場合(ステップ316)、DCT係数を量子化幅Sで量子化したときのビット数をBp(S)とする(ステップ317)。Hdc(L)は、量子化幅Sで量子化されたDCT係数の差分値DCdiffが属するカテゴリLのハフマン符号のビット数とDCdiffの値を表す符号のビット数の和である。i≠0の場合(ステップ316)、ランRを求め(ステップ319~322)、AC係数を量子化幅Sで量子化したときのビット数をBp(S)とする(ステップ323)。Hac(L,R)は量子化幅Sで量子化されたAC係数C(i)のカテゴリLとランRの組み合わせを表すハフマン符号のビット数とC(i)の値を示す符号のビット数の和である。S < Smin(ステップ312)となるまでSの値を減らし(ステップ324)、それぞれの量子化幅SでDCT係数を量子化したときのビット数Bp(S)を求める。

【0027】図3の処理によって求められたBp(S)を1フレーム分加算することにより、フレーム全体のDCT係数についての量子化幅と符号量との関係B(S)が求められる。なお、実際に可変長符号化した場合、各ブロックにはブロックの終わりを表す符号(EOB)が付けられる。したがって、(数9)に示すようにEOBによる符号量をB(S)につけ加える。(数9)において、Beobは1EOBのビット数、Kは1フレーム内のブロック数である。以上の処理によって、量子化幅とフレーム全体の符号量との関係が求められる。

【0028】

【数9】

$$B(S) = B(S) + Beob \times K$$

量子化幅決定回路19は、符号量計算回路18で求められた量子化幅とフレーム全体の符号量との関係により、端子114から与えられた目標符号量T以下でTに最も近い符号量に対応する量子化幅を求め、量子化回路16

13

に出力する。以上が本発明第 1 の実施例における画像符号化装置の動作である。

【0029】 以上のように、DCT 係数の値とその DCT 係数を線形量子化した値が属するカテゴリと量子化幅との関係、及び DCT 係数の値とその DCT 係数を線形量子化したときに非ゼロとなる量子化幅との関係からカテゴリとランを求めることにより、量子化幅と符号量との関係を求めることができる。したがって、DCT 係数を実際に量子化することなく量子化幅と符号量の関係を求め、最適な量子化幅を決定することができるので、小規模な回路で符号量が制御できる。

【0030】 以上の画像符号化装置を用いた画像符号化復号装置では、復号部として図 5 に示す構成で、符号化と逆の動作を行う。すなわち、可変長符号化回路 17 が出力した符号を端子 21 から入力して復号回路 21 で復号化し、逆量子化回路 23 で逆量子化し、逆 DCT 回路で逆 DCT を行い、画像データを出力する。

【0031】 なお、本実施例の量子化幅決定回路 19 では、目標符号量 T 以下で T に最も近い符号量 $B(S)$ に対応する量子化幅 S を求めたが、 $B(S_n) \leq T \leq B(S_{n+1})$ となる 2 点 $(S_n, B(S_n))$ 、 $(S_{n+1}, B(S_{n+1}))$ を結ぶ直線で量子化幅と符号量との関係を近似することによって目標符号量に対応する量子化幅を求めても良い。

【0032】 一般には、与えられた量子化マトリクス $q(u, v)$ に量子化幅 S をかけて (数 10) により $Q(u, v)$ を求め、(数 11) により線形量子化する。このとき、逆量子化は (数 12) で行う。 $C(u, v)$ は符号化または復号された DCT 係数、 $F'(u, v)$ は逆量子化された DCT 係数である。本実施例では (数 1) により DCT 係数 $F(u, v)$ を重み付けし、(数 2) により量子化幅 S で量子化を行っているので、(数 12) で逆量子化すると量子化誤差が大きくなる可能性がある。そこで、重み付けされ、ジグザグスキャン順に並べ変えられた DCT 係数 $Z(i)$ を 1 フレーム遅延させる代わりに $F(u, v)$ を 1 フレーム遅延し、(数 10) により $Q(u, v)$ を求め、(数 11) によって量子化すれば、若干計算量が増加するものの量子化誤差を小さくすることができる。

【0033】

【数 10】

$$Q(u, v) = \text{round}(q(u, v) \times S)$$

【0034】

【数 11】

$$C(u, v) = \text{round}(F(u, v) / Q(u, v))$$

【0035】

【数 12】

$$F'(u, v) = C(u, v) \times Q(u, v)$$

色成分についても量子化幅と符号量との関係を求めれば、カラー画像を符号化する場合にも符号量を制御することができる。

【0036】 実際に可変長符号化回路から出力される符

14

号には、画像データの始まりや終わりなどを表すマーカコード、あるいは量子化テーブルやハフマンテーブルを表す符号も含まれるので、これらの符号量も考慮して量子化幅と符号量との関係を求めても良い。

【0037】 (実施例 2) 図 6 は、本発明第 2 の実施例における画像符号化装置のブロック結線図である。図 6 において、メモリ 11、DCT 回路 12、重み付け回路 13、ジグザグスキャン回路 14、遅延回路 15、量子化回路 16、可変長符号化回路 17、量子化幅決定回路 19 は実施例 1 と同じである。51 は符号量計算回路であり、与えられた範囲でカテゴリとランを求め、量子化幅と符号量との関係を求める。

【0038】 以下、図 6 を用いて本発明第 2 の実施例における画像符号化装置の動作を説明する。メモリ 11、DCT 回路 12、重み付け回路 13、ジグザグスキャン回路 14、遅延回路 15、量子化回路 16、可変長符号化回路 17、量子化幅決定回路 19 の動作は実施例 1 と同じなので説明は省略する。

【0039】 量子化回路 16 で線形量子化された AC 係数は、カテゴリ L とラン R の組み合わせによりハフマン符号化される。ここでハフマン符号は、ビット数が (表 5) のように表されるものが一般に用いられる。すなわち、 L と R が小さければ L と R の値によってかなりビット数が異なる。しかし、 L あるいは R が大きければビット数はあまり変わらない。

【0040】

【表 5】

R	L										
	0	1	2	3	4	5	6	7	8	9	10
0	4	2	2	3	4	5	7	8	10	16	16
1	0	4	5	7	9	11	16	16	16	16	16
2	0	5	8	10	12	16	16	16	16	16	16
3	0	6	9	12	16	16	16	16	16	16	16
4	0	6	10	16	16	16	16	16	16	16	16
5	0	7	11	16	16	16	16	16	16	16	16
6	0	7	12	16	16	16	16	16	16	16	16
7	0	8	12	16	16	16	16	16	16	16	16
8	0	9	15	16	16	16	16	16	16	16	16
9	0	9	16	16	16	16	16	16	16	16	16
10	0	9	16	16	16	16	16	16	16	16	16
11	0	10	16	16	16	16	16	16	16	16	16
12	0	10	16	16	16	16	16	16	16	16	16
13	0	11	16	16	16	16	16	16	16	16	16
14	0	16	16	16	16	16	16	16	16	16	16
15	11	16	16	16	16	16	16	16	16	16	16

したがって、量子化された AC 係数のカテゴリが L とな

15

る量子化幅 S の範囲を (数 6) によって全て求めずに、(数 1 3) を満たす S ではカテゴリの値を上限 L_{\max} とすることにより、計算量を減らすことができる。また、ラン R が与えられた上限 R_{\max} よりも大きくなるとき、ランの値を R_{\max} とすればランの探索範囲を狭めることができる。

【0 0 4 1】

【数 1 3】

$$S \leq 2 \times |Z(i)| / (2^{i+1} - 1)$$

このように与えられた範囲でカテゴリとランを求めれば、符号量の計算に若干の誤差が発生することはあるものの、計算量を減らすことができる。そこで、符号量計算回路 5 1 は、端子 5 1 1 から与えられたカテゴリの上限 L_{\max} とランの上限 R_{\max} 以下の範囲で AC 係数のカテゴリとランを求め、量子化幅とビット数との関係を求める。同様に、 DC の差分値についても与えられた上限 L_{\max} 以下でカテゴリを求め、量子化幅とビット数との関係を求める。このようにそれぞれの DC T 係数について求められた量子化幅とビット数との関係により、量子化幅とフレーム全体の符号量との関係を求める。

【0 0 4 2】図 7 は、与えられた範囲でカテゴリとランを求め、それぞれの DC T 係数の量子化幅とビット数との関係 $B_p(S)$ を求める処理の流れ図である。ここで、初期化 (図 7 のステップ 6 1 1) は図 8 にしたがって行う。図 8 において、 $i = 0$ の場合 (図 8 のステップ 7 1 1)、現ブロックの DC 係数 $Z(0)$ と前ブロックの DC 係数 Zdc との差分 $Zdiff$ を求め、 $Y(0)$ を求める (ステップ 7 1 2 ~ 7 1 4)。次にカテゴリ L の値を 0 としてカテゴリが 1 となる量子化幅の最大値を S_l にセットする (ステップ 7 1 6 ~ 7 1 7)。 $S_t \geq S_{\max}$ かつ $L < L_{\max}$ の場合 (ステップ 7 1 8) には、 S_{\max} で量子化したときのカテゴリの値を L にセットし、カテゴリが $L + 1$ となる量子化幅の最大値を S_l にセットする (ステップ 7 1 9 ~ 7 2 0)。量子化幅の値 S は S_{\max} とする (ステップ 7 2 1)。 S_{\max} は端子 1 1 5 から与えられた量子化幅の上限である。 $i \neq 0$ の場合 (ステップ 7 1 1) は、 AC 係数 $Z(i)$ によって $Y(i)$ を求める (ステップ 7 1 5)。 AC 係数を量子化してゼロになるときは符号化されないもので、カテゴリ L の値を 1 としてカテゴリが 2 となる量子化幅の最大値を S_l にセットする (ステップ 7 2 3 ~ 7 2 4)。 $Y(i) < S_{\max}$ のとき (ステップ 7 2 5) は S_{\max} で量子化したときにゼロになるので、カテゴリ L が 1 となる量子化幅の最大値を S とする (ステップ 7 2 6)。 $trunc()$ は、小数点以下を切り捨てることを意味する。 $Y(i) \geq S_{\max}$ のときは S_{\max} で量子化したときにゼロにならないので、 $i = 0$ の時と同様に、 $S_t \geq S_{\max}$ かつ $L < L_{\max}$ の場合 (ステップ 7 1 8) には、 S_{\max} で量子化したときのカテゴリの値を L にセットし、カテゴリが $L + 1$ となる量子化幅の最大値を S_l にセットする (ステップ 7 1 9 ~ 7 2 0)。量子化幅の値 S は

16

S_{\max} とする (ステップ 7 2 1)。以上が図 7 における初期化 (図 7 のステップ 6 1 1) の処理である。

【0 0 4 3】次に、図 7 において $S \geq S_{\min}$ の場合 (図 7 のステップ 6 1 2) には、 $S \leq S_t$ かつ $L < L_{\max}$ のときカテゴリ L の値を 1 増やし、カテゴリが $L + 1$ となる量子化幅の最大値を S_l にセットする (ステップ 6 1 3 ~ 6 1 5)。 S_{\min} は、端子 1 1 5 から与えられた量子化幅の下限である。以上の処理によって DC T 係数を量子化幅 S で量子化したときのカテゴリ L を L_{\max} 以下の範囲で求めることができる。 $i = 0$ の場合 (ステップ 6 1 6)、 DC 係数を量子化幅 S で量子化したときのビット数を $B_p(S)$ とする (ステップ 6 1 7)。 $Hdc(L)$ は、量子化幅 S で量子化された DC 係数の差分値 $DCdiff$ が属するカテゴリ L のハフマン符号のビット数と $DCdiff$ の値を表す符号のビット数の和である。 $i \neq 0$ の場合 (ステップ 6 1 6)、 R_{\max} 以下の範囲でラン R を求め (ステップ 6 1 9 ~ 6 2 2)、 AC 係数を量子化幅 S で量子化したときのビット数を $B_p(S)$ とする (ステップ 6 2 3)。 $Hac(L, R)$ は量子化幅 S で量子化された AC 係数 $C(i)$ のカテゴリ L とラン R の組み合わせを表すハフマン符号のビット数と $C(i)$ の値を示す符号のビット数の和である。 $S < S_{\min}$ (ステップ 6 1 2) となるまで S の値を減らし (ステップ 6 2 4)、それぞれの量子化幅 S で DC T 係数を量子化したときのビット数 $B_p(S)$ を求める。

【0 0 4 4】図 7 の処理によって求められた $B_p(S)$ を 1 フレーム分加算することにより、フレーム全体の DC T 係数についての量子化幅と符号量との関係 $B(S)$ が求められる。なお、実際に可変長符号化した場合、各ブロックにはブロックの終わりを表す符号 (EOB) が付けられる。したがって、(数 9) に示すように EOB による符号量を $B(S)$ につけ加える。(数 9) において、 $Beob$ は 1 EOB のビット数、 K は 1 フレーム内のブロック数である。以上の処理によって、与えられた範囲でカテゴリとランを求め、量子化幅とフレーム全体の符号量との関係を求める。

【0 0 4 5】以上のように与えられた範囲でカテゴリとランを求めれば、符号量の計算に若干の誤差が発生することはあるものの、量子化幅と符号量とのおおまかな関係を求めることができる。したがって、少ない計算量で量子化幅と符号量との関係を求め、最適な量子化幅を決定して符号量を制御することができる。

【0 0 4 6】以上の画像符号化装置を用いた画像符号化復号装置では、復号部として図 5 に示す構成で符号化と逆の動作を行う。すなわち、可変長符号化回路 1 7 が出力した符号を端子 2 1 から入力して復号回路 2 1 で復号化し、逆量子化回路 2 3 で逆量子化し、逆 DC T 回路で逆 DC T を行い、画像データを出力する。

【0 0 4 7】なお、 DC 差分のカテゴリの上限を AC 係数のカテゴリの上限と異なる値に設定しても良い。

17

【0048】カテゴリの上限とランの上限を大きくするほど、計算量は増えるが符号量の計算精度は向上する。カテゴリの上限とランの上限を十分大きな値に設定すれば、(実施例1)と同じ結果が得られる。

【0049】(実施例3)図9は、本発明第3の実施例における画像符号化装置のブロック結線図である。図9において、メモリ11、DCT回路12、重み付け回路13、ジグザグスキャン回路14、遅延回路15、量子化回路16、可変長符号化回路17、符号量計算回路51、量子化幅決定回路19は実施例2と同じである。81は範囲決定回路であり、目標符号量によって量子化幅の上限と下限を設定する。

【0050】以下、図9を用いて本発明第3の実施例における画像符号化装置の動作を説明する。メモリ11、DCT回路12、重み付け回路13、ジグザグスキャン回路14、遅延回路15、量子化回路16、可変長符号化回路17、符号量計算回路51、量子化幅決定回路19の動作は実施例2と同じなので説明は省略する。

【0051】図10は、7種類の画像を符号量制御した結果である。横軸は目標符号量であり、縦軸はフレーム全体の符号量が目標符号量となる最適な量子化幅である。このように、最適な量子化幅が得られる範囲は目標符号量によって異なる。したがって、目標符号量に応じて量子化幅 S の範囲($S_{\min}(T) \leq S \leq S_{\max}(T)$)を求め、その範囲で量子化幅と符号量との関係を求めれば、少ない計算量で効率よく最適な量子化幅を求めることができる。

【0052】量子化幅の対数と符号量との関係は、ほぼ直線で近似することができる。したがって、目標符号量 T に対して最適な量子化幅の対数 $\ln(S)$ が(数14)よりも大きいとすると、(数15)により求められる $S_{\min}(T)$ 以上の範囲で量子化幅と符号量との関係を求めれば符号量が制御できる。同様に、目標符号量 T に対して最適な量子化幅の対数 $\ln(S)$ が(数16)よりも小さいとすると、(数17)により求められる $S_{\max}(T)$ 以下の範囲で量子化幅と符号量との関係を求めれば符号量が制御できる。

【0053】

【数14】

$$\ln(S) = a1 \times T + b1$$

【0054】

【数15】

$$S_{\min}(T) = \exp(a1 \times T + b1)$$

【0055】

【数16】

$$\ln(S) = a2 \times T + b2$$

【0056】

【数17】

$$S_{\max}(T) = \exp(a2 \times T + b2)$$

したがって、範囲設定回路81は(数15)と(数1

18

7)によって目標符号量に応じた量子化幅 S の範囲($S_{\min}(T) \leq S \leq S_{\max}(T)$)を設定する。符号量計算回路51は、範囲設定回路81で設定された範囲で量子化幅と符号量との関係を求める。以上のように目標符号量に応じて量子化幅の範囲を設定し、その範囲で量子化幅と符号量との関係を求めることにより、少ない計算量で効率よく最適な量子化幅を求めることができる。

【0057】以上の画像符号化装置を用いた画像符号化復号装置では、復号部として図5に示す構成で符号化と逆の動作を行う。すなわち、可変長符号化回路17が出力した符号を端子21から入力して復号回路21で復号化し、逆量子化回路23で逆量子化し、逆DCT回路で逆DCTを行い、画像データを出力する。

【0058】(実施例4)図11は、本発明第4の実施例における画像符号化装置のブロック結線図である。図11において、メモリ11、DCT回路12、重み付け回路13、ジグザグスキャン回路14、遅延回路15、量子化回路16、可変長符号化回路17、量子化幅決定回路19、範囲設定回路81は実施例3と同じである。

91は符号量計算回路であり、与えられた範囲でカテゴリとランを求め、量子化幅とフレーム全体の符号量との関係、及び量子化幅と各ブロックの符号量との関係を求める。92は符号量配分回路であり、各ブロックの符号量配分値を計算する。93はカウンタであり、可変長符号化回路17が出力する符号のビット数をカウントする。比較回路94はブロック毎に符号量と符号量配分値を比較し、符号量が符号量配分値に達した時点で当該ブロックの符号化動作を停止させる。

【0059】以下、図11を用いて本発明第4の実施例における画像符号化装置の動作を説明する。メモリ11、DCT回路12、重み付け回路13、ジグザグスキャン回路14、遅延回路15、量子化回路16、可変長符号化回路17、量子化幅決定回路19、範囲設定回路81の動作は実施例3と同じなので説明は省略する。

【0060】符号量計算回路91は、図7の処理によってそれぞれのDCT係数の量子化幅とビット数との関係を求め、1ブロック分加算して量子化幅と各ブロックの符号量との関係 $Bb(m, S)$ を求める。ここで、 m はブロックの番号を示す。なお、実際に可変長符号化した場合、各ブロックにはブロックの終わりを表す符号(EOB)が付けられるので、EOBのビット数 $Beob$ を $Bb(m, S)$ に加算する。以上の処理によって求められた $Bb(m, S)$ は、符号量配分回路92に出力される。また、 $Bb(m, S)$ を1フレーム分加算することにより量子化幅とフレーム全体の符号量との関係 $B(S)$ を求め、量子化幅決定回路19と符号量配分回路92に出力する。

【0061】符号量配分回路92は、各ブロックのアクティビティとフレーム全体のアクティビティにより、各ブロックに目標符号量 T を配分する。各ブロックのアクティビティは、符号量計算回路91で求められた量子化

19

幅と各ブロックの符号量との関係 $Bb(m, S)$ に量子化幅決定回路 19 で決定された量子化幅 Sn を代入した値 $Bb(m, Sn)$ とする。同様に、フレーム全体のアクティビティは符号量計算回路 91 で求められた量子化幅とフレーム全体の符号量 $B(S)$ との関係に量子化幅決定回路 19 で決定された量子化幅 Sn を代入した $B(Sn)$ とする。各ブロックの符号量配分値 $A(m)$ は (数 18) によって求める。

【0062】

【数 18】

$$A(m) = T \times Bb(m, Sn) / B(Sn)$$

カウンタ 93 は、可変長符号化回路 17 が出力した符号のビット数をカウントし、ブロック毎に符号量 $Bc(m)$ を求め、比較回路 94 に出力する。比較回路 94 は、カウンタ 93 が出力した符号量 $Bc(m)$ と符号量配分回路 92 で求められた符号量配分値 $A(m)$ をブロック毎に比較し、 $Bc(m)$ が $A(m)$ に達した時点で当該ブロックの符号化動作を停止させる。すなわち、可変長符号化回路 17 にブロックの終わりを示す EOB を出力させ、次のブロックに対して動作させる。したがって、符号量が目標符号量を越えないようにすることができる。

【0063】 以上のように、符号量計算回路 91 が出力した量子化幅と符号量との関係からアクティビティを求め、目標符号量を各ブロックに配分することにより、目標符号量を越えないように符号量を制御し、精度を向上させることができる。

【0064】 以上の画像符号化装置を用いた画像符号化復号装置では、復号部として図 5 に示す構成で符号化と逆の動作を行う。すなわち、可変長符号化回路 17 が出力した符号を端子 21 から入力して復号回路 21 で復号化し、逆量子化回路 23 で逆量子化し、逆 DCT 回路で逆 DCT を行い、画像データを出力する。

【0065】 なお、本実施例では符号量計算回路 91 で求められた量子化幅と符号量との関係に量子化幅決定回路 19 で決定された量子化幅 Sn を代入してアクティビティを求めたが、その代わりに予め設定した値 Ss を代入してアクティビティを求めてもよい。すなわち、符号量計算回路 91 は各ブロックの符号量を与えられた Ss においてのみ求め、符号量配分回路 92 に出力する。このようにすれば、量子化幅と各ブロックの符号量との関係 $Bb(m, S)$ を全て求める必要がないので、計算量を減らすことができる。また、 Ss は (数 15) と同様に目標符号量 T に応じて (数 19) により設定しても良い。

(数 19) において $a3$ 、 $b3$ は定数である。

【0066】

【数 19】

$$Ss(T) = \exp(a3 \times T + b3)$$

【0067】

【発明の効果】 以上のように、DCT 係数の値とその DCT 係数を線形量子化した値が属するカテゴリと量子化

20

幅との関係、及び DCT 係数の値とその DCT 係数を線形量子化したときに非ゼロとなる量子化幅との関係からカテゴリとランを求めることにより、量子化幅と符号量との関係を求めることができる。したがって、DCT 係数を実際に量子化することなく量子化幅と符号量との関係を求め、最適な量子化幅を決定することができるので、小規模な回路で符号量が制御できる。

【図面の簡単な説明】

【図 1】 本発明第 1 の実施例における画像符号化装置のブロック結線図

【図 2】 同実施例における量子化幅と符号量との関係を示す図

【図 3】 同実施例における DCT 係数の量子化幅とビット数との関係を求める処理の流れ図

【図 4】 同実施例における DCT 係数の量子化幅とビット数との関係を求める処理の初期化の流れ図

【図 5】 同実施例における画像符号化装置を用いた画像符号化復号装置の復号部のブロック結線図

【図 6】 本発明第 2 の実施例における画像符号化装置のブロック結線図

【図 7】 同実施例における DCT 係数の量子化幅とビット数との関係を求める処理の流れ図

【図 8】 同実施例における DCT 係数の量子化幅とビット数との関係を求める処理の初期化の流れ図

【図 9】 本発明第 3 の実施例における画像符号化装置のブロック結線図

【図 10】 同実施例における目標符号量と最適な量子化幅との関係を示す図

【図 11】 本発明第 4 の実施例における画像符号化装置のブロック結線図

【図 12】 従来の画像符号化復号装置の要部である符号化部のブロック結線図

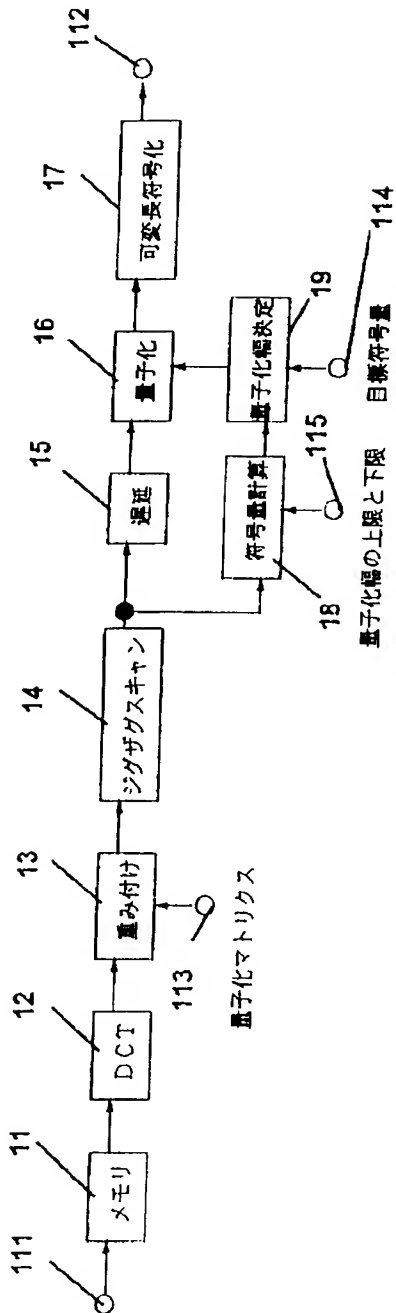
【図 13】 従来の ADCT 符号化方式による符号化回路のブロック結線図

【符号の説明】

- 11 メモリ
- 12 DCT 回路
- 13 重み付け回路
- 14 ジグザグスキャン回路
- 15 遅延回路
- 16 量子化回路
- 17 可変長符号化回路
- 18 符号量計算
- 19 量子化幅決定回路
- 111 ~ 115 端子
- 51 符号量計算回路
- 511 端子
- 81 範囲設定回路
- 91 符号量計算回路
- 92 符号量配分回路

- 21
- 93 カウンタ
 94 比較回路
 1001 遅延回路
 1002~1004 符号化回路
 1005 演算回路
 1011~1015 端子

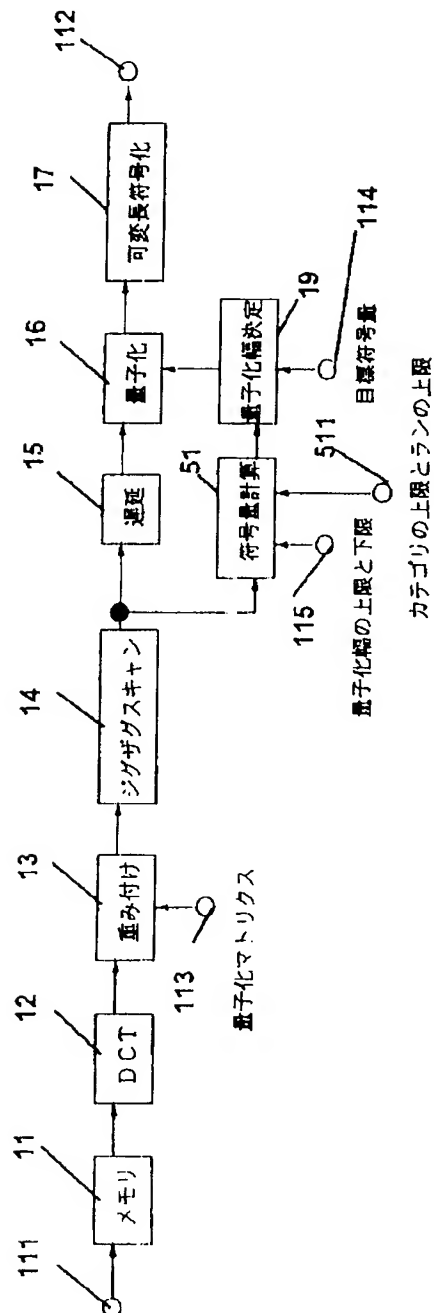
【図1】



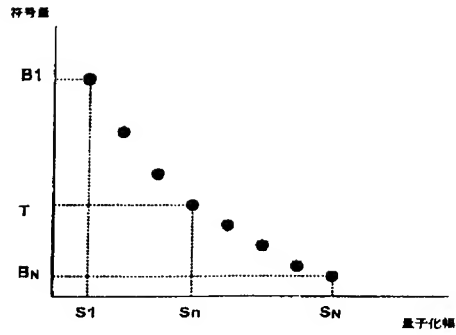
- 22
- * 1101 DCT回路
 1102 量子化回路
 1103 可変長符号化回路
 1104 乗算器
 1111~1114 端子

*

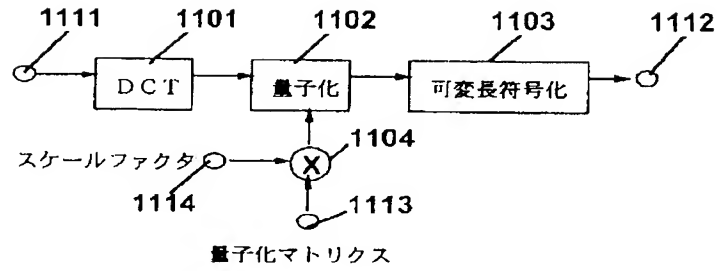
【図6】



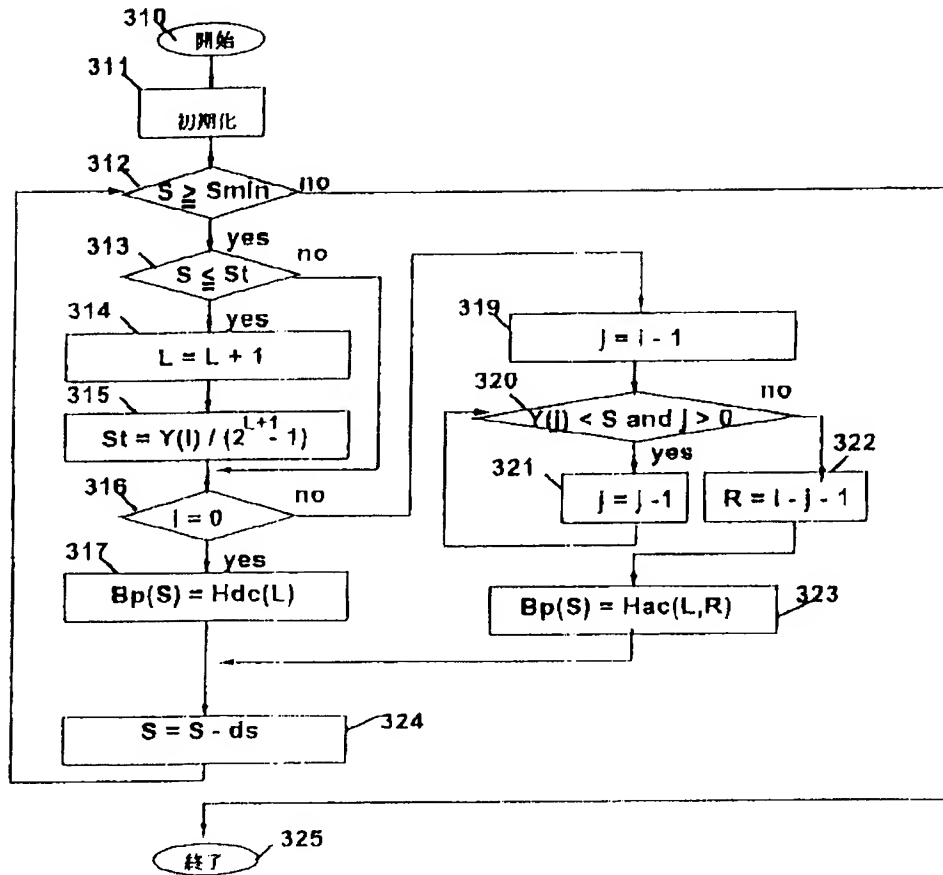
【図 2】



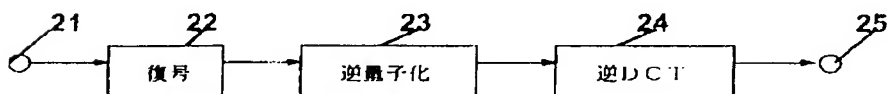
【図 13】



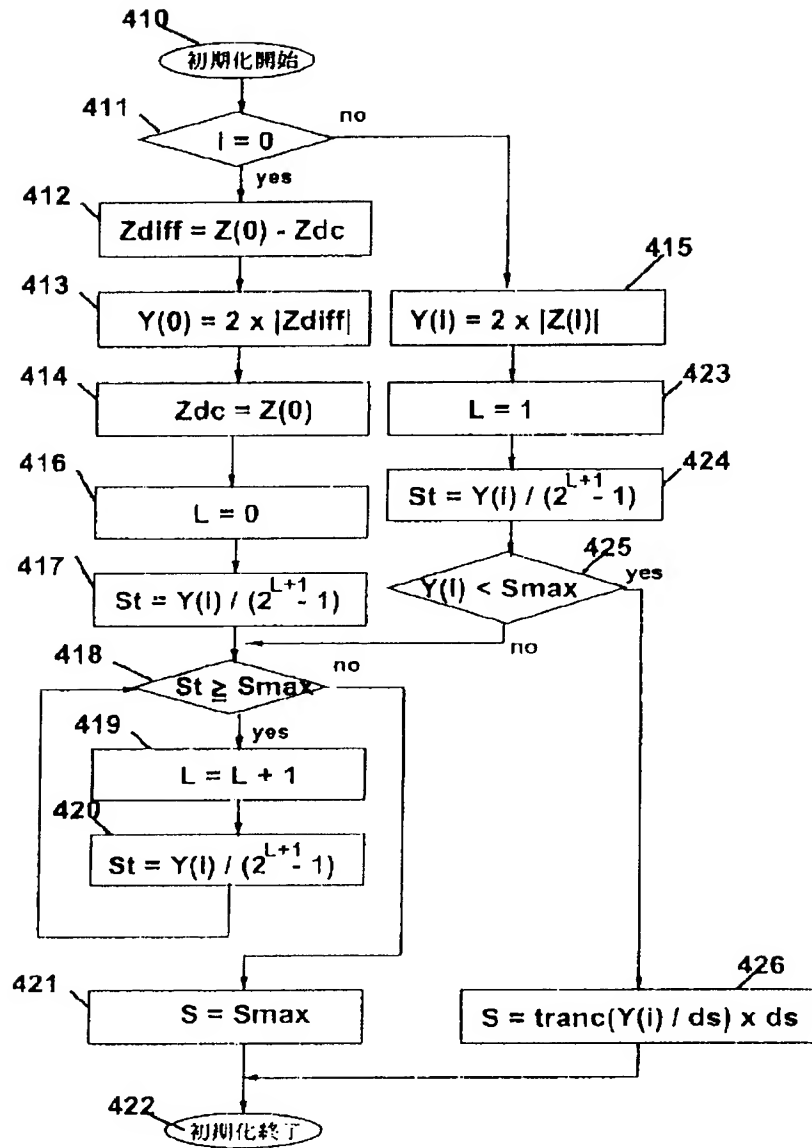
【図 3】



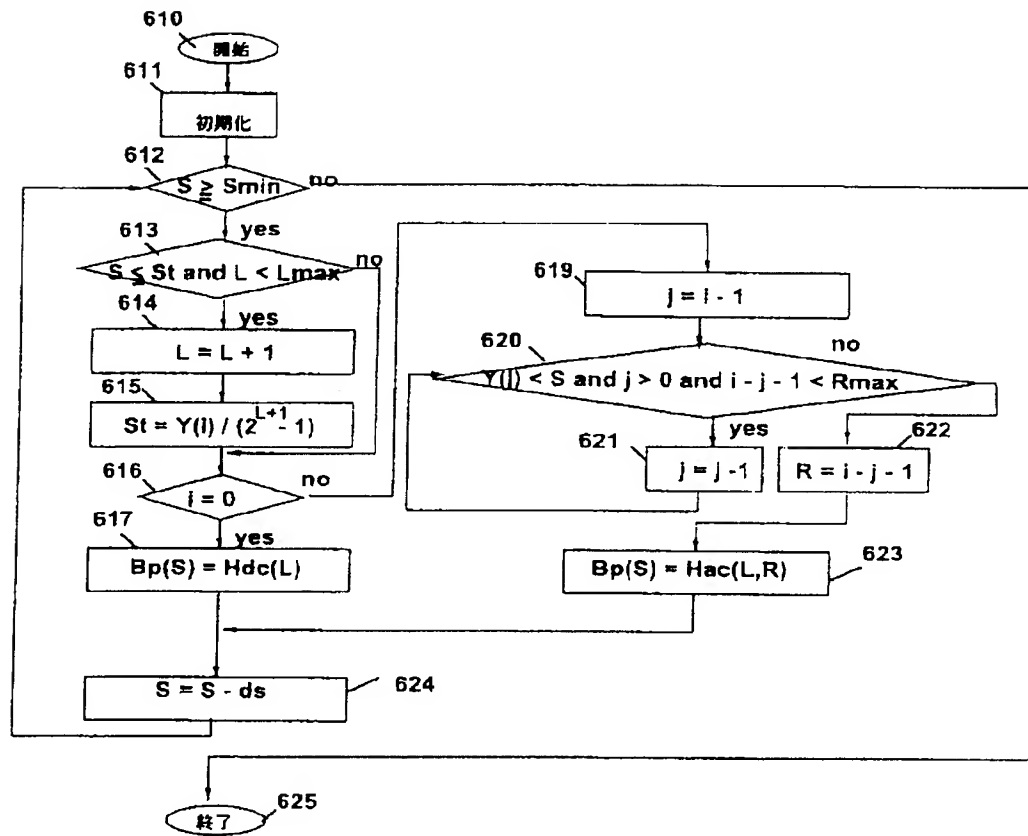
【図 5】



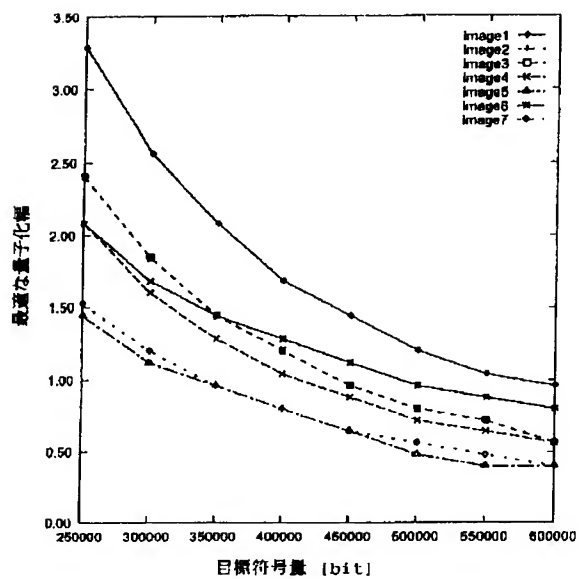
【図 4】



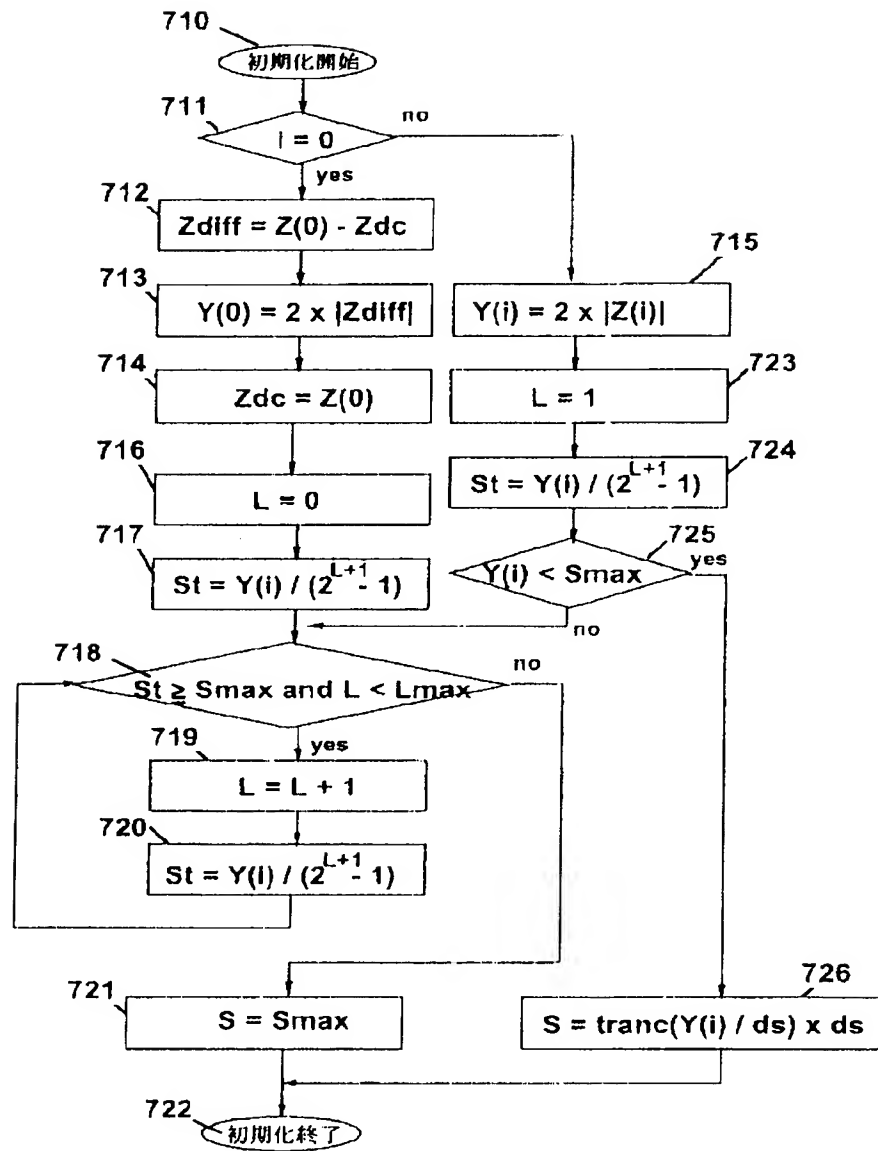
【図 7】



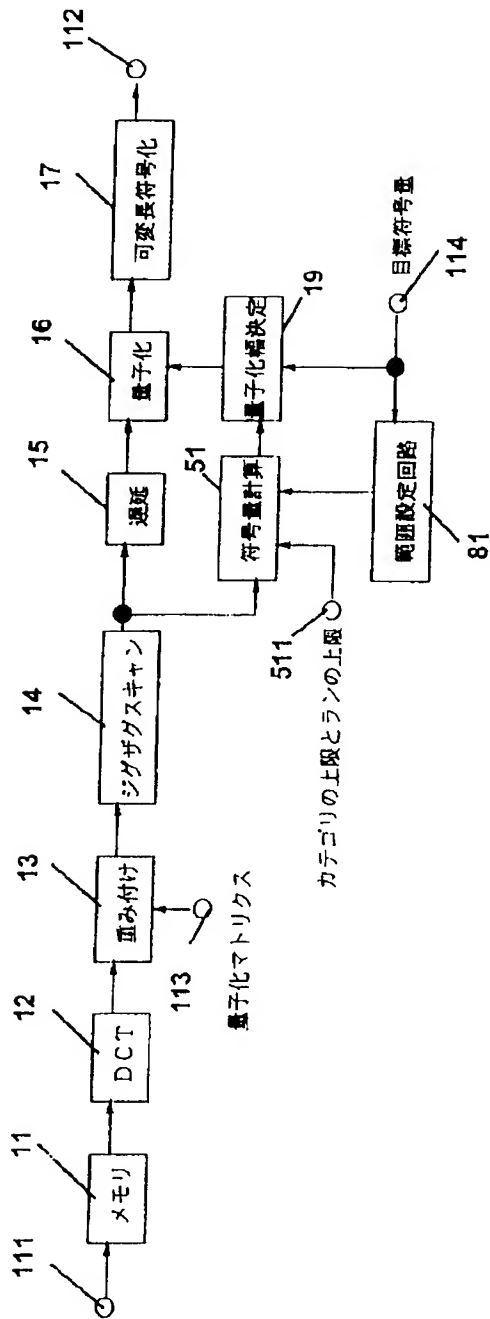
【図 10】



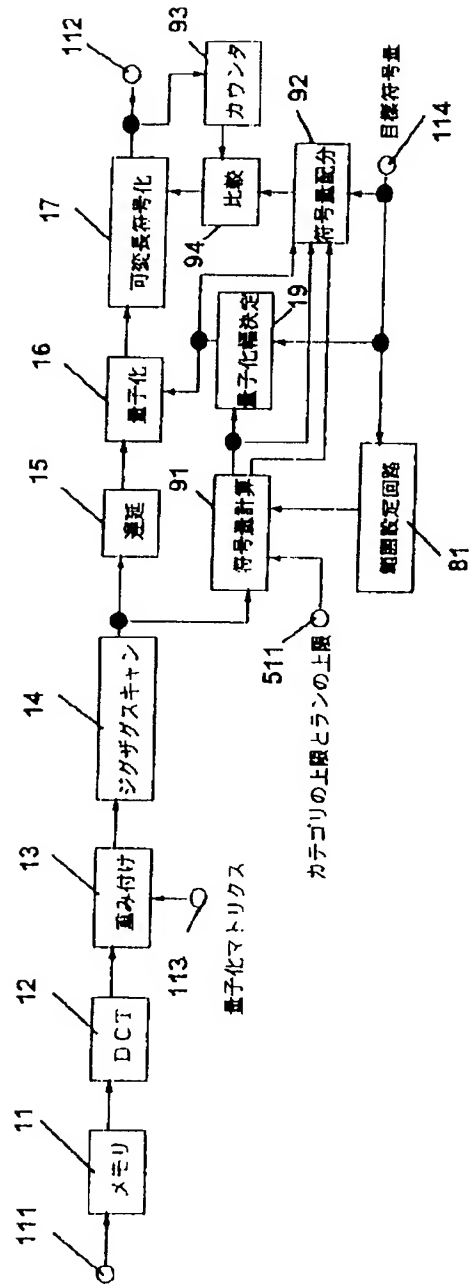
【図 8】



【図 9】



【図 11】



【図 1 2】

